

Title: FRACTIONAL CLOCK DIVIDER USING DIGITAL TECHNIQUES

Inventors: Karthik R. Neravetla

Attorney Docket No.: 08211/0200249-US0/P05684

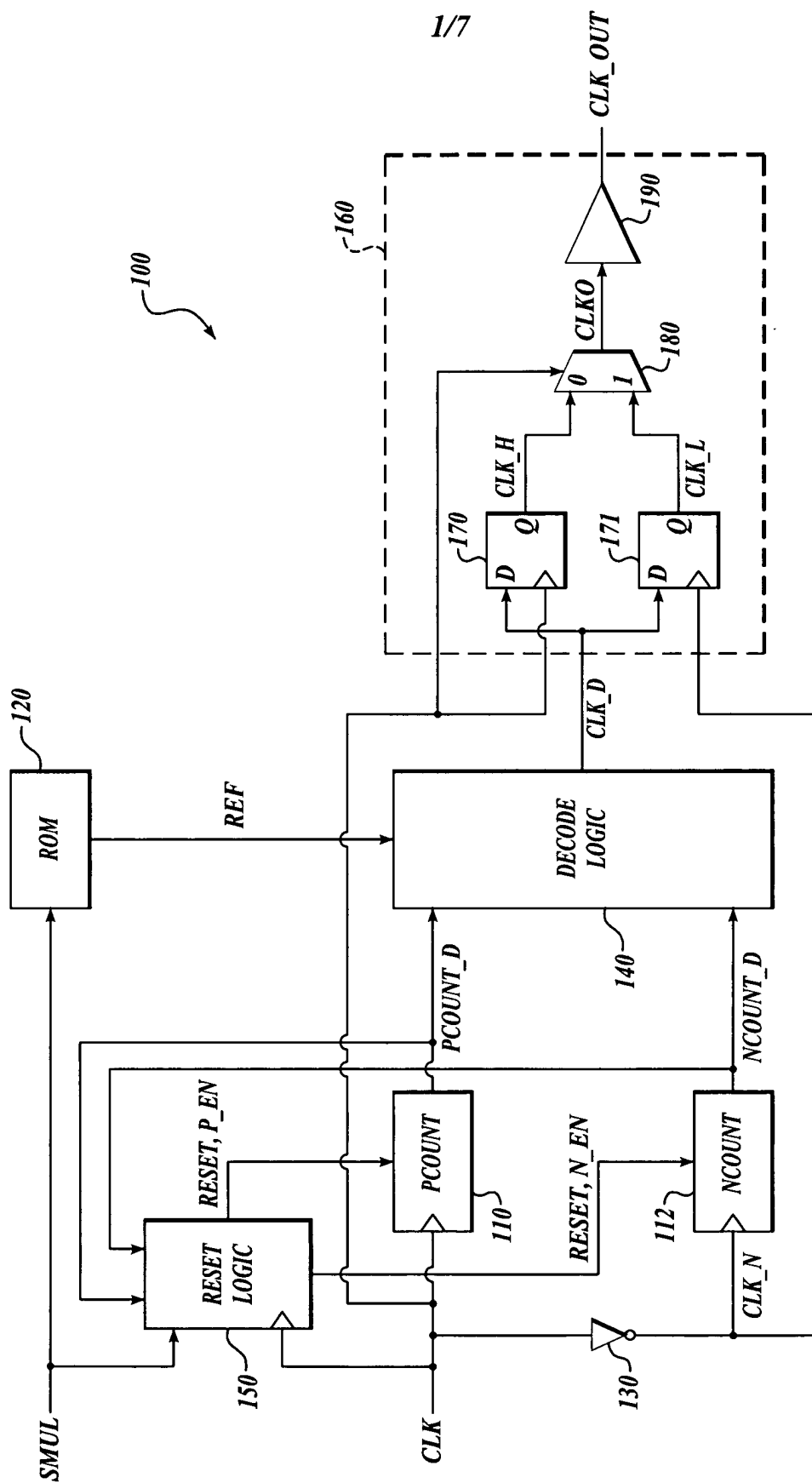
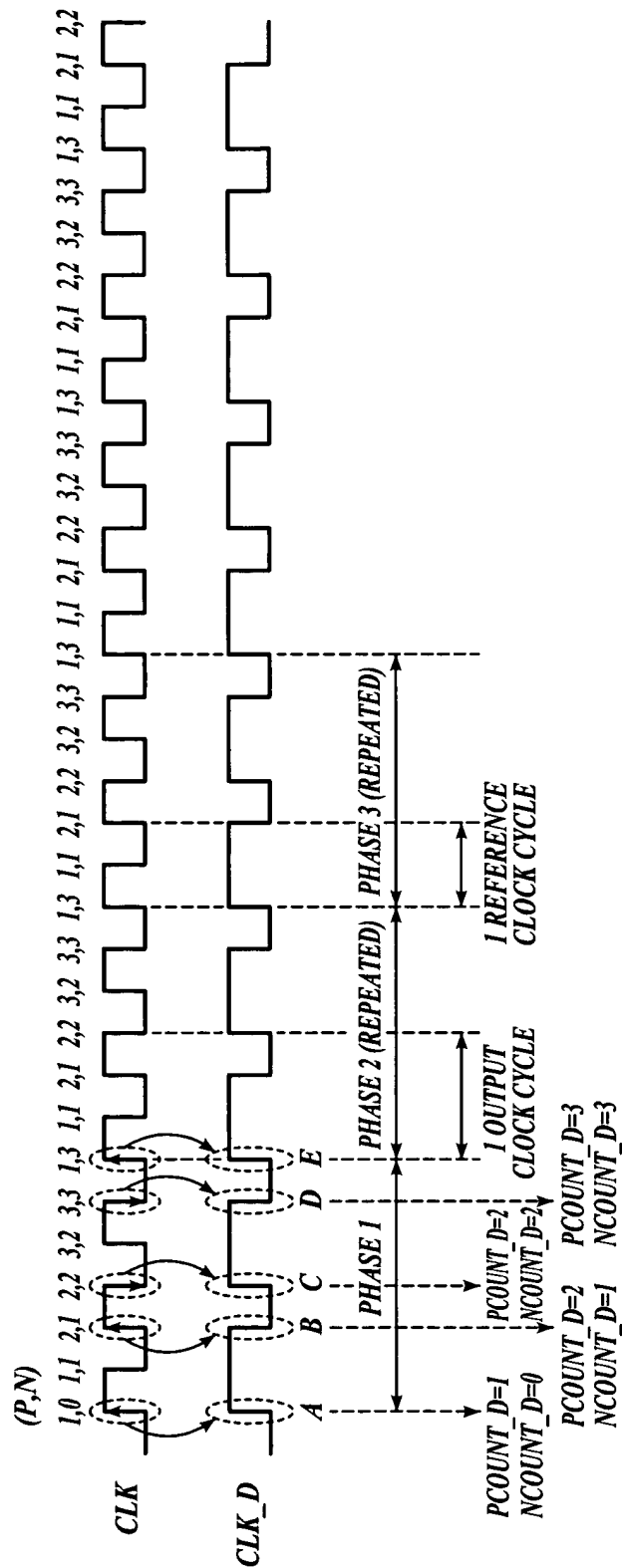


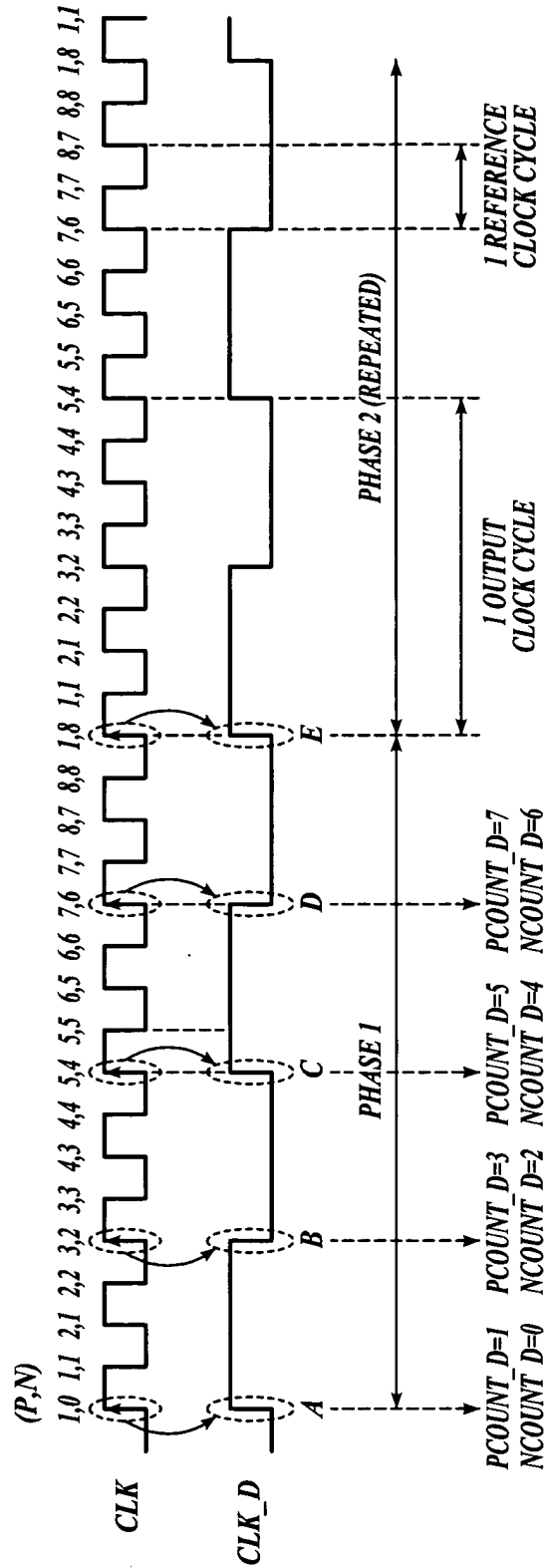
Fig. 1.

**Fig. 2A.**



**Fig. 2B.**

4/7

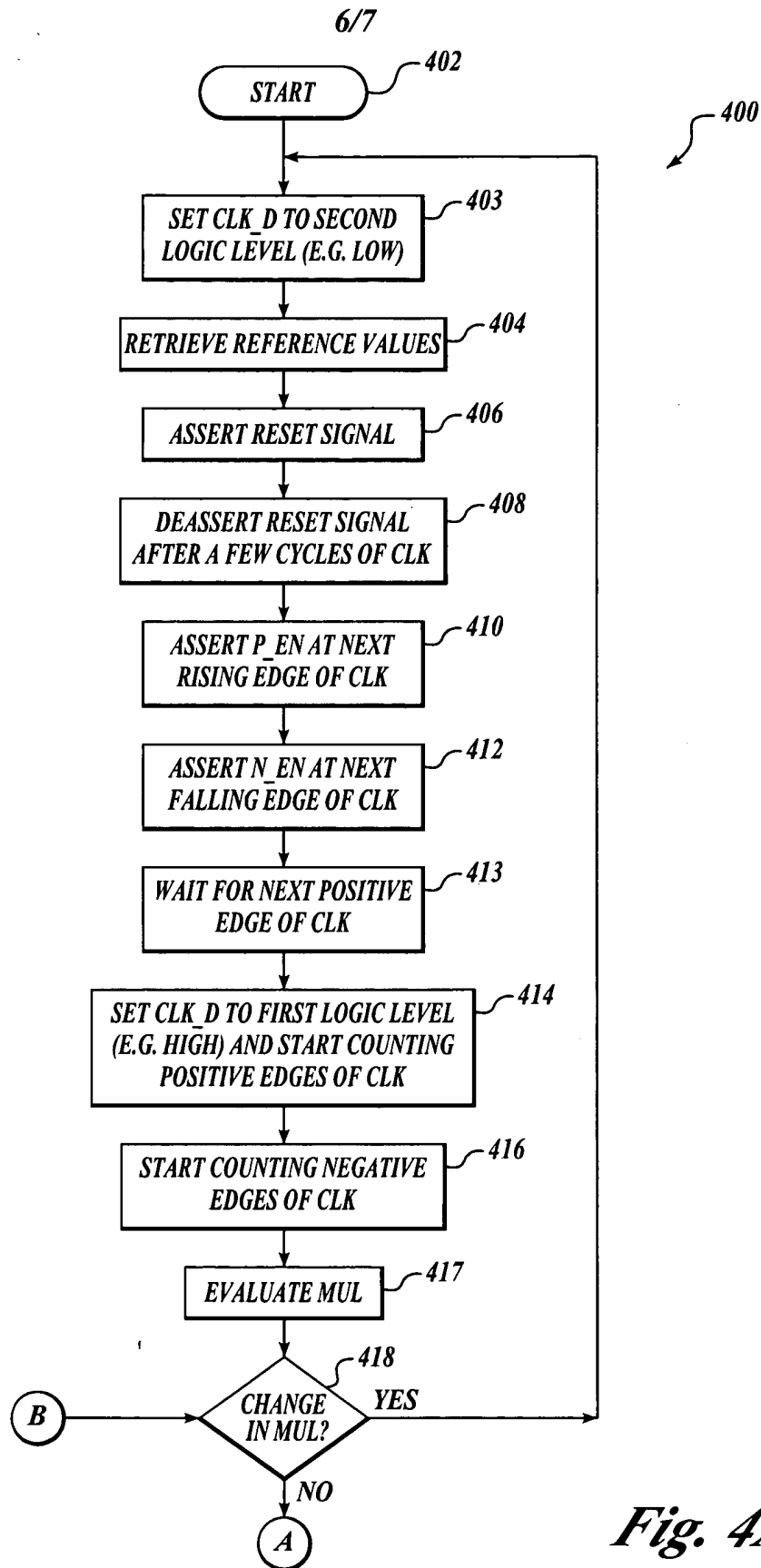


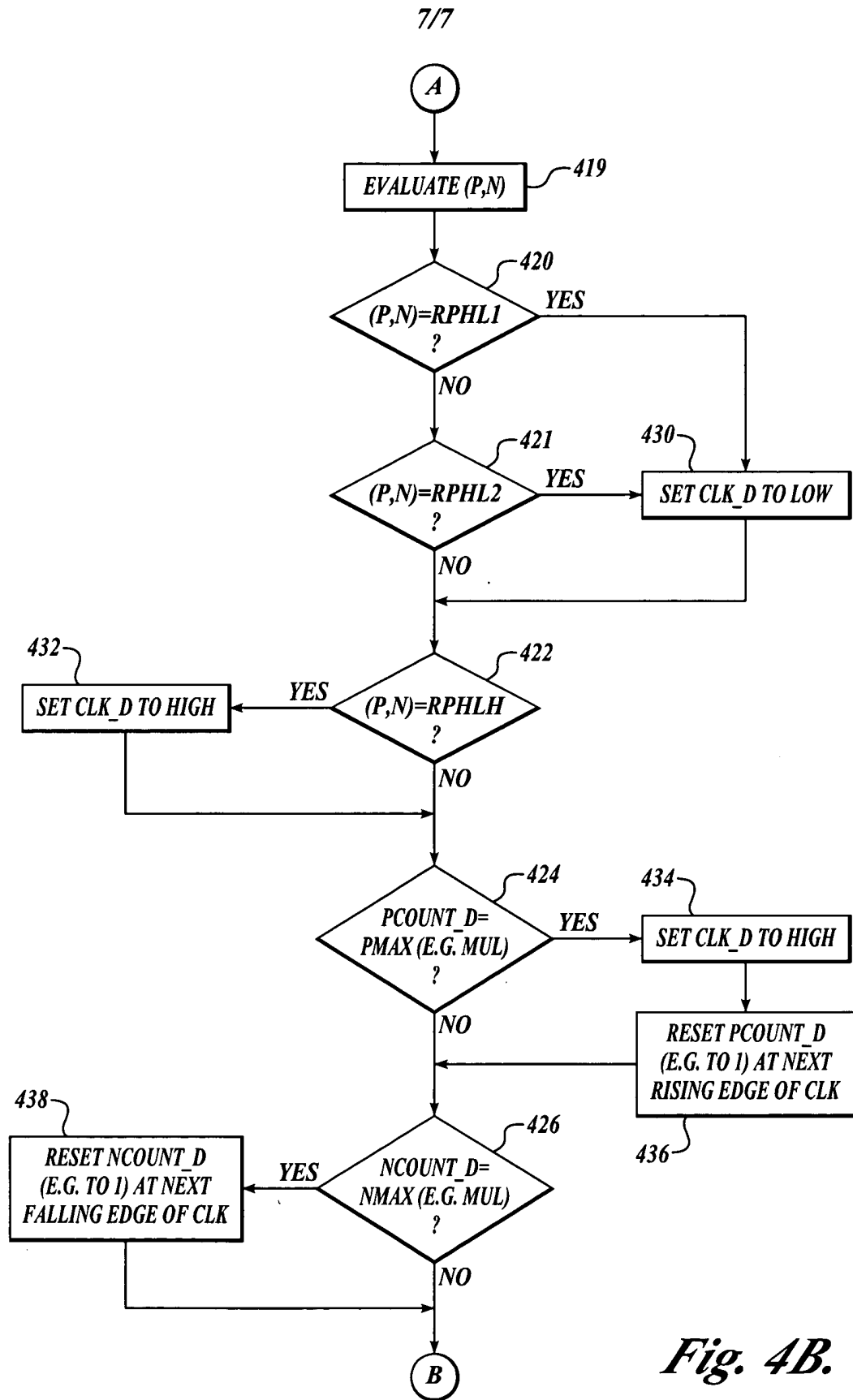
*Fig. 2C.*

5/7

<i>MUL (IN HEX)</i>	<i>POINT B</i>		<i>POINT C</i>		<i>POINT D</i>	
	<i>REFHLP1</i>	<i>REFHLN1</i>	<i>REFHLP</i>	<i>REFHLN</i>	<i>REFHLP2</i>	<i>REFHLN2</i>
<i>2</i>	<i>1</i>	<i>1</i>	<i>2</i>	<i>1</i>	<i>2</i>	<i>2</i>
<i>3</i>	<i>2</i>	<i>1</i>	<i>2</i>	<i>2</i>	<i>3</i>	<i>3</i>
<i>4</i>	<i>2</i>	<i>1</i>	<i>3</i>	<i>2</i>	<i>4</i>	<i>3</i>
<i>5</i>	<i>2</i>	<i>2</i>	<i>3</i>	<i>3</i>	<i>5</i>	<i>4</i>
<i>6</i>	<i>2</i>	<i>2</i>	<i>4</i>	<i>3</i>	<i>5</i>	<i>5</i>
<i>7</i>	<i>3</i>	<i>2</i>	<i>4</i>	<i>4</i>	<i>6</i>	<i>6</i>
<i>8</i>	<i>3</i>	<i>2</i>	<i>5</i>	<i>4</i>	<i>7</i>	<i>6</i>
<i>9</i>	<i>3</i>	<i>3</i>	<i>5</i>	<i>5</i>	<i>8</i>	<i>7</i>
<i>A</i>	<i>3</i>	<i>3</i>	<i>6</i>	<i>5</i>	<i>8</i>	<i>8</i>
<i>B</i>	<i>4</i>	<i>3</i>	<i>6</i>	<i>6</i>	<i>9</i>	<i>9</i>
<i>C</i>	<i>4</i>	<i>3</i>	<i>7</i>	<i>6</i>	<i>A</i>	<i>9</i>
<i>D</i>	<i>4</i>	<i>4</i>	<i>7</i>	<i>7</i>	<i>B</i>	<i>A</i>

*Fig. 3.*





*Fig. 4B.*